

1. 简述

本电路是一款输出电压可调型的低噪声线性稳压电路，主要用于正电源的线性稳压，输出电压值可通过 2 个外部电阻进行调节，本电路具有过电流能力大、压差小、耐压高、噪声低等特点。本电路最大可输出 1.5A 电流。

2. 功能

2.1 原理框图

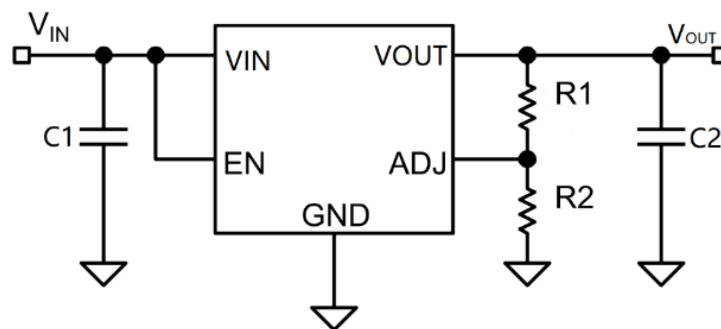


图 1 原理框图

2.2 产品型号

表 1 产品型号对照表

产品型号	封装形式	质量等级	详细规范号
YPM10-1823SC1	裸芯片	企军标	ZG1823D-2021
YPM10-1823SC1FN	塑封	企军标	ZG1823FN-2023
YPM10-1823SC1HA	塑封	工业级	ZG1823HAI-2021

3. 电性能

3.1 绝对最大额定值

表 2 绝对最大额定值

名称	最小值	最大值	单位
VIN 端耐压	0	22	V
EN 端耐压	0	20	V
VOUT 端输出电压	0.8	6	V
抗 ESD 能力 (HBM)	2000		V
芯片工作温度	-55	125	°C
芯片贮存温度	-65	150	°C
芯片结温度		150	°C

3.2 电气特性 (T_A=25°C)

表 3 电气特性

符号	名称	测试条件	最小值	典型值	最大值	单位
VIN	输入电压		3		18	V
V _{ADJ}	ADJ 端反馈电压	T _A =25°C	0.585	0.595	0.605	V
	输出电压随输入电压变化率	3 ≤ VIN ≤ 20V I _{OUT} =10mA		0.1	0.2	%/V
V _{DROP}	输入至输出最小压降	I _{OUT} =500mA, V _{OUT} =5V		220	300	mV
		I _{OUT} =1A, V _{OUT} =5V		450	500	mV
	输出电压随输出电流变化率	10mA ≤ I _{OUT} ≤ 800mA VIN=VOUT+1V		20	40	mV
I _S	输出短路电流	V _{OUT} =0V		320		mA
I _Q	输入静态电流	VEN=VIN, I _{OUT} =0mA		90	150	uA
I _{Q-OFF}	使能关断静态电流	VEN=0V, I _{OUT} =0mA		0.5	1	uA
V _{ENH}	EN 引脚高电平门限		1.4			V
V _{ENL}	EN 引脚低电平门限				0.4	V
I _{EN}	EN 引脚漏电流			1		uA
PSRR	电源抑制比	VIN=VOUT+1V, I _{OUT} =50mA, f=1kHz		80		dB

		VIN=VOUT+1V, I _{OUT} =50mA, f=100kHz		70		dB
		VIN=VOUT+1V, I _{OUT} =50mA, f=1MHz		65		dB
	输出电压噪声	VIN=VOUT+1V, I _{OUT} =10mA, f=1kHz		55		uVrms

4. 裸芯片引脚及尺寸

4.1 裸芯片概貌图

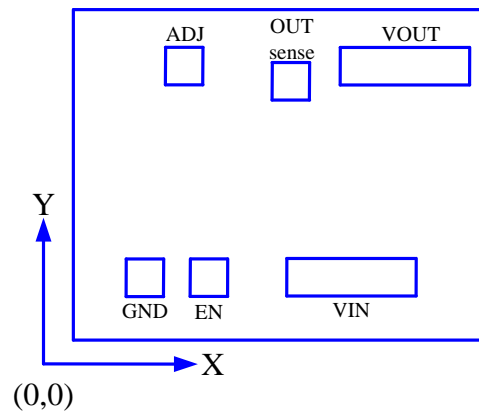


图 3 裸芯片概貌图

说明：1) 裸芯片尺寸（不含划片槽）：X=892um±30um, Y=800um±30um;

2) 裸芯片尺寸（含划片槽）：X=922um±50um, Y=830um±50um;

3) 芯片厚度：200um±30um;

4) 划片槽尺寸：60um;

5) 芯片 PAD 为铜镀金，建议采用金丝键合，GND/EN/ADJ/OUTsense 尺寸为 120um*120um, VIN/VOUT 尺寸为 120um*300um;

6) 芯片背面电极为 GND，背银材料为：Ti-Ni-Ag（1kA° -2kA° -10kA° ），建议采用烧结方式与基板相连;

7) 芯片表面钝化层厚度≥5um, PI。

4.2 裸芯片引脚定义

表 4 裸芯片引脚定义

序号	名称	引脚说明
1	GND	芯片地

2	EN	芯片使能控制端，EN 为高电平芯片正常工作，不可以悬空
3	VIN	芯片输入端
4	VOUT	芯片输出端
5	OUTsense	输出端电压反馈引脚，该端口与 VOUT 键合在一起
6	ADJ	输出电压调节端，通过外部 R1/R2 电阻调节输出电压

5. 塑封电路引脚定义

电路采用 PDFN2x2-8L 封装。

5.1 塑封电路引脚说明

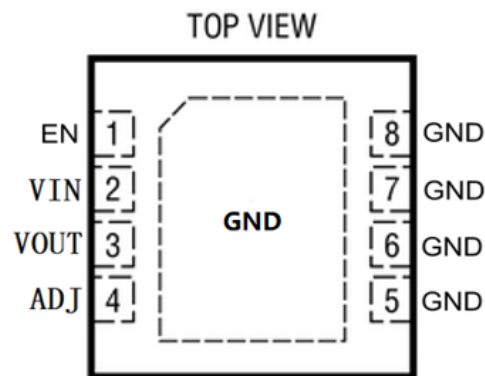


图 3 电路外形图

表 5 塑封电路引脚说明

序号	名称	引脚说明
1	EN	芯片使能控制端，EN 为高电平芯片正常工作，不可以悬空
2	VIN	芯片输入端，接 1uF-10uF 的陶瓷电容到 GND
3	VOUT	芯片输出端，接 1uF-10uF 的陶瓷电容到 GND
4	ADJ	输出电压调节端，通过外部 R1/R2 电阻调节输出电压
5	GND	芯片地
6	GND	芯片地
7	GND	芯片地
8	GND	芯片地

5.2 塑封电路尺寸

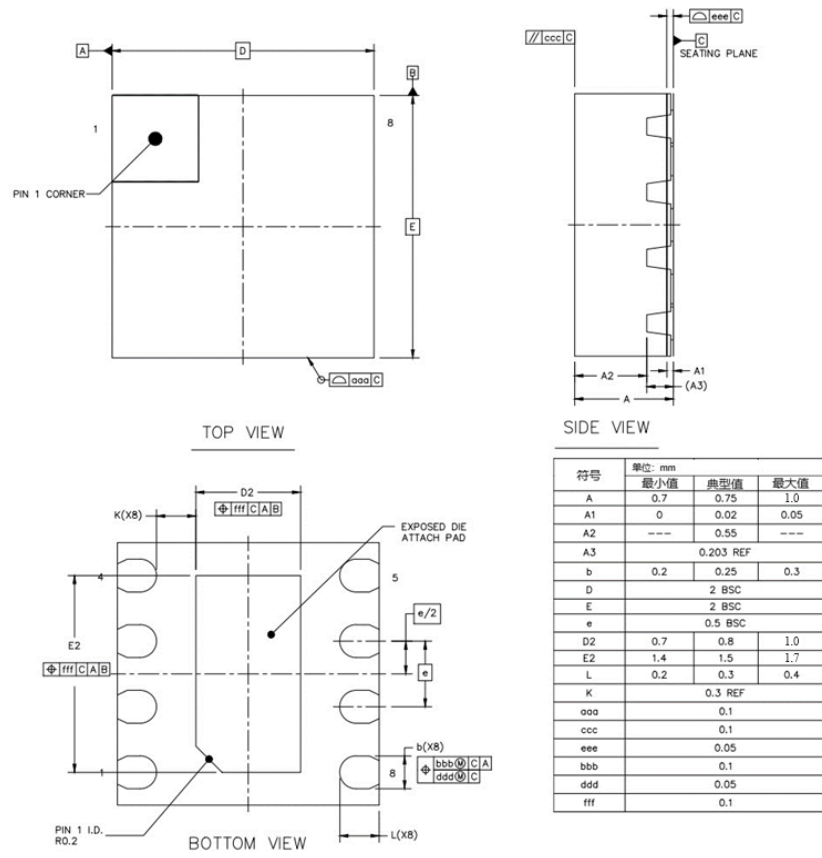


图 4 电路尺寸图

6. 典型应用

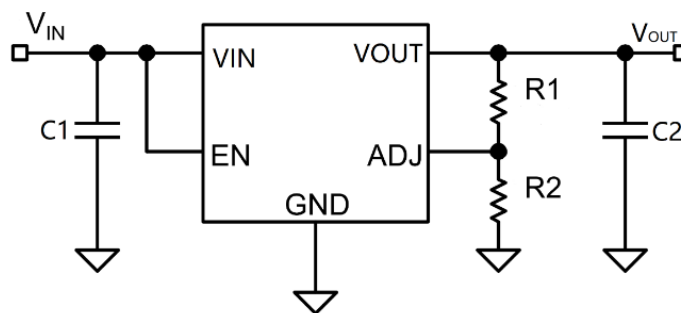


图 5 典型应用图

如图所示，VOUT 端输出电压值为：

$$V_{OUT} = 0.6V \left(1 + \frac{R1}{R2} \right)$$

图 5 中建议 $R2 \leq 200 \Omega$ ，输入电容 $C1$ 推荐 4.7uF-22uF。输出电容 $C2$ 推荐采用单个或多个 10uF-22uF/CAK45 的钽电容，不推荐 ESR 较小的 CAK55 的钽电容和陶瓷电容， $C1$ 和 $C2$ 应该尽可能的靠近芯片。